ОЦЕНКИ УСКОРЕНИЯ ВЫЧИСЛЕНИЙ ГИБРИДНЫМИ СИСТЕМАМИ

А.С. Степаненко
Российский федеральный ядерный центр — Всероссийский научно-исследовательский институт экспериментальной физики. Институт теоретической и математической физики (РФЯЦ-ВНИИЭФ ИТМФ)
Россия, 607188, г. Саров Нижегородской области, пр-т Мира, 37
E-mail: ssa@vniief.ru

Получены аналитические соотношения, которые позволяют оценить ускорение вычислительного процесса гибридными вычислительными системами различных конфигураций, содержащими ядра универсальных процессоров и арифметические ускорители. Исходной информацией для таких оценок являются определѐнные первичные параметры вычислительного процесса измеряемые (теоретически или экспериментально),применительно к простейшему вычислителю из одного процессорного ядра и одного ускорителя.

ESTIMATIONS OF CALCULATION SPEEDUP ON HYBRID SYSTEMS / A.S. Stepanenko (Russian Federal Nuclear Center – All-Russian Research Institute of Experimetnal Physics. Institute of theoretical and mathematical physics, 37 Mira Avenue, Sarov, Nizhny Novgorod Region, Russia).In modern practice hybrid calculation systems are widely used for the calculation speedup. They include two-type parallel components – MIMD (multi instruction multi data) and SIMD (single instruction multi data). The calculation process is distributed between these components and only after that between the processors included in these components. The resulting speedup depends on the speedups achieved on the MIMD and SIMD components and on the calculation process “shares” of these components. In this paper we study the architectures of hybrid calculation systems which include multi-purpose processors (MIMD components) and arithmetic accelerators (SIMD components). In particular:
- We obtained the speedup coefficients – analytical relations which enable the estimation of the calculation process speedup on hybrid systems with different configurations in comparison with a multipurpose processor. The source information for such estimations is certain initial parameters of the calculation process measured (theoretically or experimentally) in application to the elementary computer system including one processor core and one accelerator;
- We have defined the conditions when it is reasonable to increase the number of processors or the
quality of accelerators in a hybrid system;
- We have evaluated the limits of speedups; they are determined by initial calculation process parameters;
The obtained relations generalize the known estimations of calculations in hybrid systems; they are the tools for building efficient hybrid systems.

ВВЕДЕНИЕ

Ускорение вычислений посредством применения мультипроцессорных параллельных систем ограничивается различными факторами. Они обусловлены как свойствами системы, так и свойствами вычислительного процесса.

Известен закон Амдала [1]. Он устанавливает теоретическую верхнюю оценку ускорения вычислений распараллеливанием. Она зависит от величины последовательной (нераспараллеливаемой) части вычислительного процесса. Предполагается, что с увеличением количества процессоров количество вычислений – объем решаемой задачи не изменяется. Уменьшается количество вычислений, выполняемых одним процессором. Этот метод распараллеливания называется методом деления.

Другой метод – метод умножения, предусматривает, что с увеличением количества процессоров растет и количество вычислений; при этом количество вычислений, выполняемое одним процессором, постоянно. Граница ускорения, достигаемого в этом варианте, описывается законом масштабируемого ускорения, называемым также законом Густафсона [2,3]. Она тоже зависит от величины нераспараллеливаемой части.

И закон Амдала и закон Густафсона исходят из того, что распараллеливаемая часть программы равномерно распределяется по всем процессорам.

В современной практике для ускорения вычислений активно применяются гибридные вычислители. Они содержат параллельные компоненты двух видов – MIMD (multy instruction multy data) компонент и SIMD (single instruction multy data) компонент. Вычислительный процесс распределяется между этими компонентами и лишь затем между процессорами, образующими эти компоненты.

Результирующее ускорение зависит от ускорений, достигаемых на MIMD и SIMD-компонентах и от размеров «долей» вычислительного процесса, приходящихся на эти компоненты.

В [4] получены оценки ускорения вычислений для метода умножения, достигаемые варьированием количества SIMD-компонентов и их производительности. В этой работе они обобщаются. Оценки ускорения будут получены и для метода деления, и для метода умножения. Варьируются количества MIMD-компонентов и количества SIMD-компонентов. Показано, в каких условиях целесообразно увеличивать MIMD-компонент, либо SIMD-компонент.

1 Структура гибридной вычислительной системы

Гибридная вычислительная система, именуемая для краткости также гибридным вычислителем, содержит q универсальных процессоров, реализующих MIMD вычисления, и r арифметических ускорителей; каждый ускоритель выполняет SIMD вычисления. Структура гибридного вычислителя показана на рисунке 1.

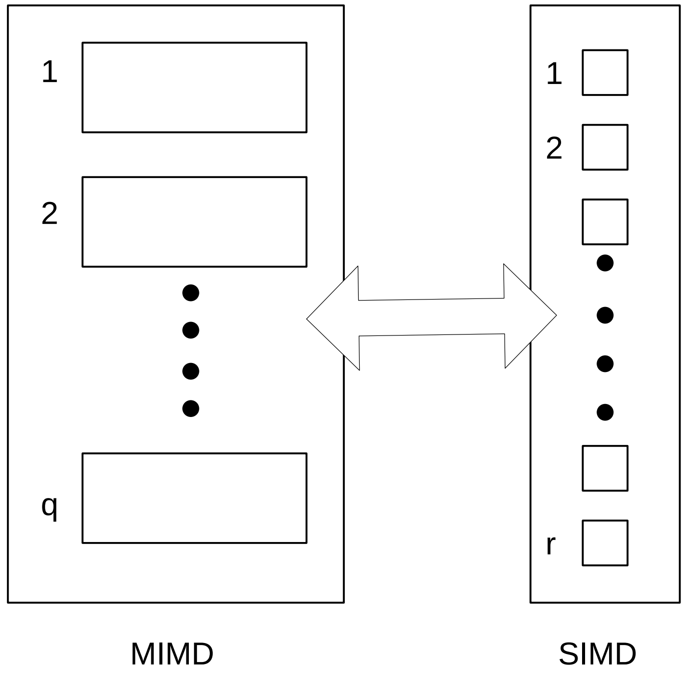

Рисунок 1 - Структура гибридного вычислителя

Гибридный вычислитель, содержащий одно ядро и один ускоритель, назовем элементарным гибридным вычислителем.

Универсальные процессоры (точнее – ядра универсальных процессоров) образуют MIMD-компонент[1]. В качестве MIMD-компонента могут применяться вычислительные модули, содержащие универсальные одноядерные или многоядерные процессоры, SMP системы или MPP системы [5].

Примерами SIMD-компонентов являются арифметические ускорители фирм NVIDIA и AMD, процессоры Cell, ClearSpeed и т.п. Их общей чертой является наличие большого количества «простых» арифметических устройств, имеющих в совокупности существенно большую по сравнению с универсальным процессором производительность, достигаемую на специфичных фрагментах программ.

[1] Если универсальный процессор содержит одно ядро, то называем его процессором, если в процессоре несколько ядер и задействуется их определённое количество, то ядра и процессоры различаем.

2 Первичные параметры вычислительного процесса и длительности вычислений гибридными вычислителями

2.1 Определение длительности вычисления

Пусть решение задачи одним универсальным процессором требует интервал длительностью T_1.

Полагаем, что процесс решения этой же задачи элементарным гибридным вычислителем, содержащим один процессор и один ускоритель, занимает интервал длительностью, вычисляемой по формуле

$$T_{1,1} = T_M + T_S\,, \tag{1}$$

где $T_M = T_1\varphi$ - длительность вычислений, выполняемых процессором;

$0 \le \varphi \le 1$ - доля вычислительного процесса, выполняемого универсальным процессором (доля MIMD фрагмента);

$T_S = (1-\varphi)\dfrac{T_1}{\rho}$ - длительность вычислений, выполняемых ускорителем;

$\rho > 1$ - коэффициент ускорения по сравнению с универсальным процессором, достигаемый применением ускорителя (на SIMD фрагменте).

Изложенная декомпозиция вычислительного процесса применительно к методу деления представлена на рисунке 2.

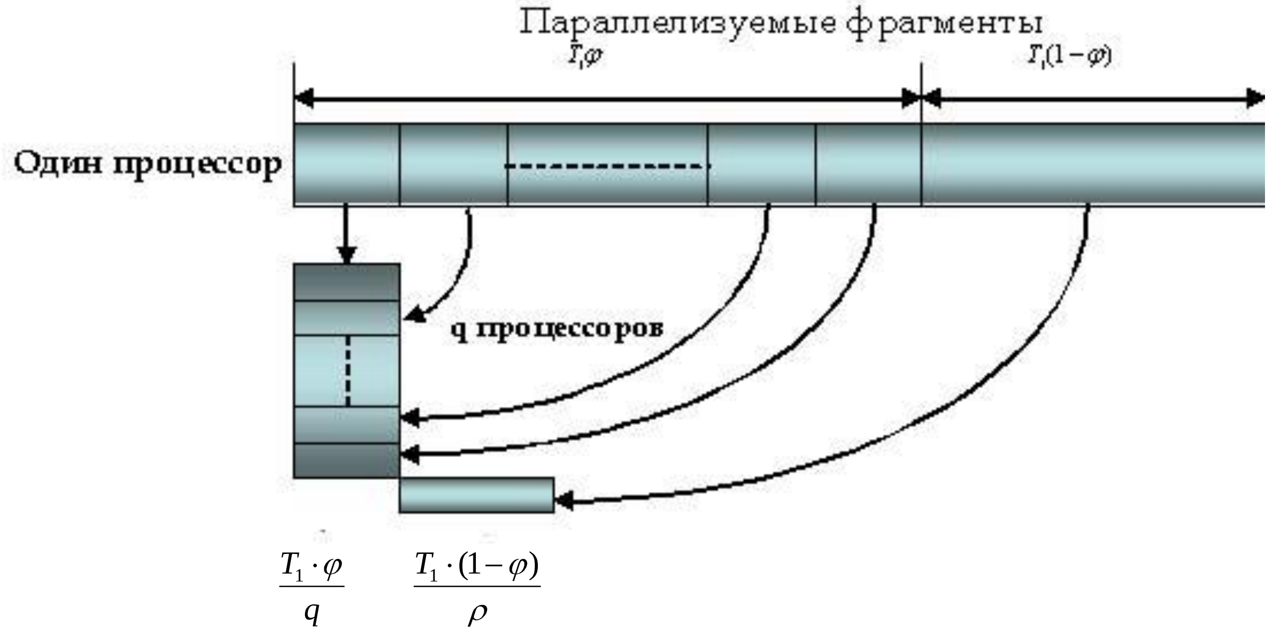

Рисунок 2 - Декомпозиция вычислительного процесса

Длительность вычислений в режиме умножения системой, содержащей q процессоров и один ускоритель, вычисляется по формуле

$$\tilde{T}_{q,1} = T_1 \cdot \varphi + T_1 \cdot (1-\varphi) \cdot \frac{q}{\rho}\,. \tag{2}$$

Если система содержит 1 процессор и r ускорителей, то

$$\tilde{T}_{1,r} = T_1 \cdot \varphi \cdot r + T_1 \cdot (1-\varphi) \cdot \frac{1}{\rho}\,. \tag{3}$$

Аналогично получаем $\hat{T}_{q,1}$ и $\hat{T}_{1,r}$ - длительности вычислений в режиме деления системой, содержащей q процессоров, один ускоритель и, соответственно, один процессор и r ускорителей.

Оценки длительностей вычислений сведены в таблице 1.

Значения параметров ρ и φ определяются (теоретически или экспериментально) для простейшего вычислителя, содержащего одно ядро и один ускоритель. Они называются первичными параметрами.

В этой работе рассматриваются “идеальные” варианты, подразумевающие, что ускорение, достигаемое MIMD и SIMD-компонентами, равно соответственно количеству процессоров и количеству ускорителей. Длительностями обменов информацией в MIMD и SIMD-компонентах пренебрегаем. Это в данном случае допустимо, поскольку количество ядер и ускорителей невелико (менее 2^3-2^4). Отличия от «идеального» ускорения могут быть учтены в общем случае соответствующими коэффициентами, которые здесь опущены.

Таблица 1 - Оценки длительностей вычислений

Режим умножения	**Режим деления**	**Состав вычислителя**
$\tilde{T}_{q,1} = T_1\varphi + T_1(1-\varphi)\dfrac{q}{\rho}$	$\hat{T}_{q,1} = T_1\dfrac{\varphi}{q} + T_1(1-\varphi)\dfrac{1}{\rho}$	q ядер, один ускоритель
$\tilde{T}_{1,r} = T_1\varphi r + T_1(1-\varphi)\dfrac{1}{\rho}$	$\hat{T}_{1,r} = T_1\varphi + T_1(1-\varphi)\dfrac{1}{r\rho}$	одно ядро, r ускорителей
$\tilde{T}_{q,r} = T_1\varphi\mu + T_1(1-\varphi)\dfrac{\mu}{\rho}$	$\hat{T}_{q,r} = T_1\dfrac{\varphi}{\mu} + T_1(1-\varphi)\dfrac{1}{\rho}$	q ядер, r ускорителей $q = \dfrac{\mathrm{r}}{\mu}, \mu > 1$

2.2 Значения коэффициентов ускорения в режиме умножения

Коэффициент ускорения в режиме умножения вычислителем, содержащим q ядер и один ускоритель, вычисляется по формуле

$$\tilde{K}_{q,1} = \frac{T_1 q}{\tilde{T}_{q,1}} \tag{4}$$

Подставляя

$$\tilde{T}_{q,1} = T_1\varphi + T_1(1-\varphi)\frac{q}{\rho} \tag{5}$$

в формулу (4) находим

$$\tilde{K}_{q,1} = \frac{q}{\varphi + (1-\varphi)\dfrac{q}{\rho}}\,. \tag{6}$$

Очевидно, при $q \to \infty$ имеем максимальное значение $\tilde{K}_{q,1} = \dfrac{\rho}{1-\varphi}$.

Чтобы выполнялось $\tilde{K}_{q,1} \geq q$ (то есть, чтобы применение ускорителей имело смысл по сравнению с простым увеличением количества процессоров) необходимо выполнение условия

$$\frac{q}{\varphi + (1-\varphi)\dfrac{q}{\rho}} \geq q. \tag{7}$$

Это достигается, если $q \leq \rho$.

Для вычислителя, содержащего одно ядро и r ускорителей, коэффициент ускорения вычисляется по формуле

$$\tilde{K}_{1,r} = \frac{T_1 r}{T_1 \varphi r + T_1(1-\varphi)\dfrac{1}{\rho}} = \frac{r}{\varphi r + (1-\varphi)\dfrac{1}{\rho}}. \tag{8}$$

Очевидно $\tilde{K}_{1,r} = \dfrac{1}{\varphi}$ при $r \to \infty$.

Значение $\tilde{K}_{1,r}$ превосходит r , если $r \leq \dfrac{1}{\varphi} - \dfrac{1-\varphi}{\varphi\rho}$.

Оценим коэффициент ускорения для вычислителя, содержащего q ядер и r ускорителей.

Очевидно, если q=r, то коэффициент ускорения вычисляется по формуле

$$\tilde{K}_{\mathrm{q,q}} = \frac{T_1 \mathrm{q}}{T_1 \varphi + T_1(1-\varphi)\dfrac{1}{\rho}} = \frac{\mathrm{q}}{\varphi + \dfrac{1-\varphi}{\rho}}. \tag{9}$$

В общем случае $K_{q,r} = K_{m,1}$, если $q>r$, где $m = \dfrac{q}{r}$ и $K_{q,r} = K_{1,n}$, если $q<r$, где $n = \dfrac{r}{q}$; полагаем, что q и r таковы, что m или n – целые.

Наконец, оценим условия, при которых $\tilde{T}_{q,1} < \tilde{T}_{1,q}$, то есть увеличение количества ядер целесообразнее увеличения количества ускорителей.

Очевидно, для этого необходимо выполнение неравенства:

$$T_1 \varphi + T_1(1-\varphi)\frac{\mathrm{q}}{\rho} < T_1 \varphi \mathrm{q} + T_1(1-\varphi)\frac{1}{\rho}, \tag{10}$$

которое выполняется, если $\rho > \dfrac{1-\varphi}{\varphi}$.

Итак, целесообразность наращивания того или иного компонента определяется из первичных свойств вычислительного процесса.

2.3 Значения коэффициентов ускорения в режиме деления

Коэффициент ускорения в режиме деления вычислителем, содержащим q ядер и один ускоритель, вычисляется по формуле

$$\hat{K}_{\mathrm{q},1} = \frac{T_1}{T_{\mathrm{q},1}} = \frac{T_1}{T_1 \dfrac{\varphi}{q} + T_1(1-\varphi)\dfrac{1}{\rho}} . \tag{11}$$

Получаем

$$\hat{K}_{\mathrm{q},1} = \frac{\mathrm{q}}{\varphi + (1-\varphi)\dfrac{\mathrm{q}}{\rho}} . \tag{12}$$

При $q \to \infty$ имеем наибольшее значение

$$\hat{K}_{\mathrm{q},1} = \frac{\rho}{(1-\varphi)} . \tag{13}$$

При $\rho >$q выполняется $\hat{K}_{\mathrm{q},1} > \mathrm{q}$.

Для вычислителя, содержащего одно ядро и r ускорителей, получаем

$$\hat{K}_{1,\mathrm{r}} = \frac{T_1}{T_1\varphi + T_1(1-\varphi)\dfrac{1}{\mathrm{r}\rho}} = \frac{\mathrm{r}}{\varphi\mathrm{r} + \dfrac{1-\varphi}{\rho}} . \tag{14}$$

При $\mathrm{r} \to \infty$ имеем

$$\hat{K}_{1,\mathrm{r}} = \frac{1}{\varphi} . \tag{15}$$

Значение $\hat{K}_{1,\mathrm{r}}$ превосходит r, если

$$r \le \frac{1}{\varphi} - \frac{1-\varphi}{\varphi \cdot \rho} . \tag{16}$$

Коэффициент ускорения $\hat{K}_{\mathrm{q},\mathrm{r}}$,достигаемый вычислителем, содержащим q ядер и r ускорителей при $q=r$, вычисляется по формуле

$$\hat{K}_{\mathrm{q},\mathrm{q}} = \frac{q}{\varphi + \dfrac{1-\varphi}{\rho}} . \tag{17}$$

Очевидно, $K_{q,r} = K_{m,1}$, если $q>r$, где $m = \dfrac{q}{r}$ и $\hat{K}_{q,r} = \hat{K}_{1,n}$, если $q<r$, где $n = \dfrac{r}{q}$; полагаем, что q и r таковы, что m или n – целые.

Оценим параметры процесса, для которого в режиме деления целесообразно увеличивать количество ядер. Очевидно, должно выполняться условие

$$T_1 \frac{\varphi}{\mathrm{q}} + T_1(1-\varphi)\frac{1}{\rho} < T_1\varphi + T_1 \frac{1-\varphi}{\mathrm{q}\rho} . \tag{18}$$

Это справедливо, если $\rho > \dfrac{1-\varphi}{\varphi}$.

То есть, целесообразность ускорения процесса вычислений увеличением количества ядер или количества ускорителей зависит, как и в режиме умножения, от значений первичных параметров φ и ρ .

3 Сводка результатов. Примеры применения. Реконфигурируемые вычислители

Полученные для режимов умножения и деления коэффициенты ускорения вычислений приведены в таблице 2.

Таблица 2 - Значения коэффициентов ускорения

Режим умножения	Режим деления	Состав вычислителя
$\tilde{K}_{q,1} = \dfrac{q}{\varphi + (1-\varphi)\dfrac{q}{\rho}}$ $\tilde{K}_{q,1} = \dfrac{\rho}{1-\varphi}$, при $q \to \infty$ $\tilde{K}_{q,1} > q$, при $q < \rho$	$\hat{K}_{q,1} = \dfrac{q}{\varphi + (1-\varphi)\dfrac{q}{\rho}}$ $\hat{K}_{q,1} = \dfrac{\rho}{1-\varphi}$, при $q \to \infty$ $\hat{K}_{q,1} > q$, при $q < \rho$	q ядер, 1 ускоритель
$\tilde{K}_{1,r} = \dfrac{r}{\varphi r + \dfrac{1-\varphi}{\rho}}$ $\tilde{K}_{1,r} = \dfrac{1}{\varphi}$, при $r \to \infty$ $\tilde{K}_{r,1} \ge r$, при $\rho > \dfrac{1-\varphi}{1-\varphi r}$	$\hat{K}_{1,r} = \dfrac{r}{\varphi r + \dfrac{1-\varphi}{\rho}}$ $\hat{K}_{1,r} = \dfrac{1}{\varphi}$, при $r \to \infty$ $\hat{K}_{r,1} \ge r$, при $\rho > \dfrac{1-\varphi}{1-\varphi r}$	1 ядро, r ускорителей
$\tilde{K}_{q,q} = \dfrac{q}{\varphi + \dfrac{1-\varphi}{\rho}}$	$\hat{K}_{q,q} = \dfrac{q}{\varphi + \dfrac{1-\varphi}{\rho}}$	q ядер, q ускорителей
$\tilde{K}_{q,1} > \tilde{K}_{1,r}$ при $\rho > \dfrac{1-\varphi}{\varphi}$	$\hat{K}_{q,1} > \hat{K}_{1,r}$ при $\rho > \dfrac{1-\varphi}{\varphi}$	

Отметим идентичность этих коэффициентов для различных режимов при одинаковом количественном и качественном составе вычислителей. Для обоих режимов целесообразно увеличивать количество ядер, если $\rho > \dfrac{1-\varphi}{\varphi}$.

Приведем пример применения полученных соотношений. В [5] даны экспериментальные длительности вычислений значений потенциала Морзе по программе МД. Воспользуемся ими.

Пример

Вычисление одним ядром для задачи размером 55 потребовало T_1 =22,98 с.

Вычисление гибридным вычислителем, содержащим одно процессорное ядро и один ускоритель, потребовало для той же задачи $T_{1,1}$=9,87с, при этом T_M =7,05с и T_S=2,82с.

Очевидно, $K_{1,1}$ = 2,32.

Находим $\varphi = \dfrac{T_m}{T_s} \approx 0{,}3$ *и* $\rho = \dfrac{(1-\varphi)T_1}{T_s} \approx 5{,}7$.

Поскольку $\rho > \dfrac{1-\varphi}{\varphi}$*, то целесообразно наращивать количество ядер.*

Изменяя q, находим из (6) $\tilde{K}_{2,1} \approx 3{,}7$ *и* $\tilde{K}_{4,1} \approx 5{,}06$.

Экспериментальные значения $\tilde{T}_{2,1} = 12{,}7c$ *и* $\tilde{T}_{4,1} = 18{,}3c$*, соответственно* $K_{2,1} = 3{,}6$ *и* $K_{4,1} = 5{,}02$*. Совпадение значений* $\tilde{K}_{2,1}$ *и* $K_{2,1}$*,* $\tilde{K}_{4,1}$ *и* $K_{4,1}$ *достаточно для практики.*

При больших q имеем, согласно (8), $\tilde{K}_{q,1} \approx 8{,}1$*. Если увеличивать количество ускорителей,* $K_{1,2} = 2{,}7$ *,* $K_{1,4} = 3{,}03$ *. При больших r имеем* $\tilde{K}_{1,r} = 3{,}3$*.*

Наконец, если одновременно наращивать и количество ускорителей и количество процессоров, получаем $\tilde{K}_{q,q} \approx 2{,}3q$ *.*

Аналогичные иллюстрации можно продолжать для других процессов.

Очевидна необходимость применения реконфигурируемых вычислителей, имеющих переменную архитектуру, в которой состав MIMD и SIMD-компонентов изменяется в зависимости от параметров вычислительного процесса. Абстрактная структура реконфигурируемого вычислителя представлена на рисунке 3. Она содержит программно управляемый коммутатор, реализующий переменные соединения MIMD и SIMD-компонентов. Идеология построения реконфигурируемых вычислителей издавна активно развивается различными научными школами, в частности, применительно к представлениям программ в виде графов, их декомпозиции и размещению по исполнительным устройствам [6].

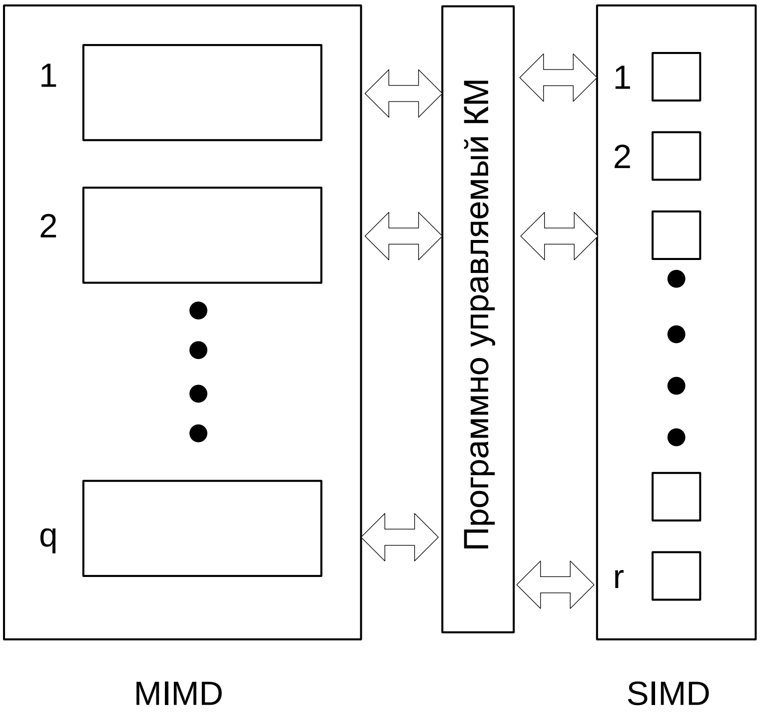

Рисунок 3 - Структура реконфигурируемого вычислителя

Здесь она основывается на иных принципах - первичных параметрах вычислительного процесса, значения которых, как показывает практика, можно установить, применяя простейший вычислитель.

Коэффициенты ускорения вычислений, полученные в результате проведенного исследования архитектуры гибридных вычислительных систем, обобщают известные ранее [4]. Они позволяют аналитически оценить значения ускорений, достигаемых системами различных конфигураций, и выбрать вариант системы, наиболее эффективный для исполняемого вычислительного процесса.

Заключение

В этой работе исследованы архитектуры гибридных вычислительных систем, содержащих универсальные процессоры (MIMD-компонент) и арифметические ускорители (SIMD-компонент). В частности:

– получены коэффициенты ускорения - аналитические соотношения, которые позволяют оценить ускорения вычислительного процесса гибридными вычислительными системами различных конфигураций по сравнению с универсальным процессором. Исходной информацией для таких оценок являются определенные первичные параметры вычислительного процесса, измеряемые (теоретически или экспериментально) применительно к простейшему вычислителю из одного процессорного ядра и одного ускорителя.

– сформулированы условия, при выполнении которых в составе гибридного вычислителя целесообразно наращивание количества процессоров, либо количества ускорителей;

– получены оценки предельных значений ускорений; они определяются первичными параметрами вычислительного процесса.

Полученные соотношения обобщают известные ранее оценки длительностей вычислений гибридными системами и являются инструментом создания эффективных гибридных систем.

Список использованных источников

[1] Amdahl G.M. “Volidaty of the Single-Processor Approach ti Achieving Large Scale Computing Capability”, Proceedings AFIPS Conference. Vol 30 (Atlantic City, New Jersey, Apr. 18-20), AFIPS Press, Reston, Va., 1967, pp.483-485.

[2] Gustafson J.L. “Reevaluating Amdahl’s Law” CACM 31(5), 1988, pp 532-533

[3] [6-5] Цилькер Б.Я., Орлов С.А. Организация ЭВМ и систем. С.-Пб, 2004 г.

[4] Sim L.C., Schroder H., Leedham G. MIMD-SIMD hybrid system – towards a new low cost parallel system Parallel Computing 29 (2003), pp. 21-36.

[5] Воронин Б.Л., Ерофеев А.М., Копкин С.В., Крючков И.А., Рыбкин А.С., Степаненко С.А., Южаков В.В. Применение арифметических ускорителей для расчета задач молекулярной динамики по программному комплексу МД: «Вопросы атомной науки и техники» Сер. Математическое моделирование физических процессов. 2009г., вып.2.

[6] Bondalapati K., Prasanna V.K. Reconfigurable Computing Systems. Proc. IEEE 2002, 90 №7 с.1201-1217.